

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-333439

(43)Date of publication of application : 30.11.2001

(51)Int.Cl.

H04N 17/00
H03D 1/06
H03L 7/08
H04N 5/38
// H04N 7/10

(21)Application number : 2000-151978

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 23.05.2000

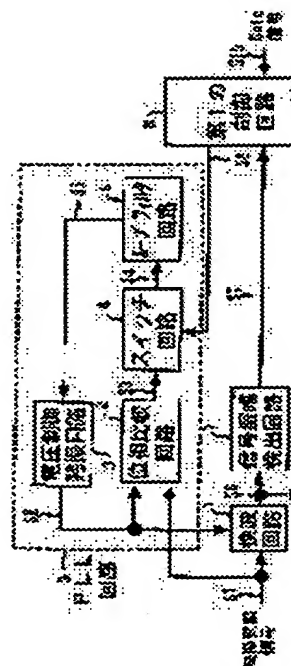
(72)Inventor : KANEDA JINSAKU

(54) OVERMODULATION DETECTION CIRCUIT

(57)Abstract

PROBLEM TO BE SOLVED: To provide an overmodulation detection circuit that stabilizes an operation of a PLL circuit in both a normal state and an overmodulation state corresponding to fluctuation in a received video modulation signal so as to detect an excellent composite video signal.

SOLUTION: The overmodulation detection circuit is provided with a signal amplitude detection circuit 7 and a 1st control circuit 8. The signal amplitude detection circuit detects whether or not a composite video signal S6 is in an overmodulation state and the 1st control circuit 8 uses a 1st control signal S7 being its output and controls a gate signal S15 with the 1st control circuit to output a 2nd control signal S8, then a switch circuit 4 is always closed in a normal state independently of timing of the gate signal and also closed in timing of the gate signal only in the overmodulation state. Thus, a PLL circuit 6 functions at all times in the normal state, and functions in the timing of the gate signal in the overmodulation state by the control.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2000 Japan Patent Office

(19)日本国特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開2001-333439

(P 2 0 0 1 - 3 3 3 4 3 9 A)

(43)公開日 平成13年11月30日(2001.11.30)

(51)Int.Cl.⁷

識別記号

F I

テマコード (参考)

H04N 17/00

H04N 17/00

Z 5C025

H03D 1/06

H03D 1/06

5C061

H03L 7/08

H04N 5/38

5C064

H04N 5/38

7/10

5J106

// H04N 7/10

H03L 7/08

M

審査請求 未請求 請求項の数 5 O L (全10頁)

(21)出願番号

特願2000-151978(P 2000-151978)

(22)出願日

平成12年5月23日(2000.5.23)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 金田 甚作

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(74)代理人 100095555

弁理士 池内 寛幸 (外5名)

Fターム(参考) 5C025 AA01

5C061 BB03 BB15

5C064 BA01 BB10 BC16

5J106 AA04 BB09 CC01 CC21 CC38

CC41 DD08 EE05 FF02 GG04

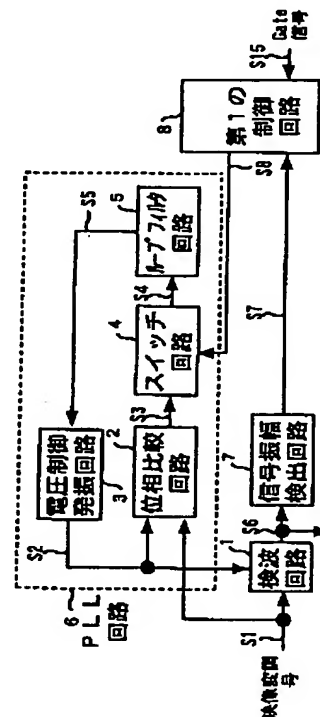
GG07 HH10 KK18 KK29

(54)【発明の名称】 過変調検出回路

(57)【要約】

【課題】 入力される映像変調信号の変動に対応して、通常状態時と過変調状態時のいずれにおいてもPLL回路の安定動作を可能にし、良好な複合映像信号を検波できる過変調検出回路を提供する。

【解決手段】 信号振幅検出回路7と第1の制御回路8を設けることにより、信号振幅検出回路で複合映像信号S6が過変調状態であるか否かを検出し、その出力である第1の制御信号S7を用いて、ゲート信号S15を第1の制御回路で制御し、第2の制御信号S8として出力するので、スイッチ回路4は、通常状態時ではゲート信号のタイミングに関係なく常にONし、過変調状態時だけゲート信号のタイミングでONするように構成されるので、通常状態時は常にPLL回路6が機能し、過変調状態時はゲート信号のタイミングでPLL回路を機能するように制御できる。



【特許請求の範囲】

【請求項 1】 振幅変調された映像変調信号を、位相基準信号を基準として検波し、複合映像信号を出力する検波回路と、

前記複合映像信号のレベルと内部で可変設定される閾値電圧レベルとを比較し、比較した結果を第 1 の制御信号として出力する信号振幅検出回路と、

前記第 1 の制御信号に応じて、前記映像変調信号の搬送波が安定している期間だけ発生するゲート信号のタイミングで、第 2 の制御信号を出力するか否かを制御する制

御回路と、
前記位相基準信号と前記映像変調信号の位相を比較し、その位相差に応じて第 1 の誤差信号を出力する位相比較回路と、

前記第 2 の制御信号に応じて、前記第 1 の誤差信号を第 2 の誤差信号として出力するスイッチ回路と、

前記第 2 の誤差信号を平滑し直流化された第 3 の誤差信号を出力するループフィルタ回路と、

前記第 3 の誤差信号に応じた周波数で発振し前記位相基準信号を出力する電圧制御発振回路とを備えたことを特徴とする過変調検出回路。

【請求項 2】 振幅変調された映像変調信号を、位相基準信号を基準として検波し、複合映像信号を出力する検波回路と、

前記複合映像信号のレベルと内部で可変設定される閾値電圧レベルとを比較し、比較した結果を第 1 の制御信号として出力する信号振幅検出回路と、

前記信号振幅検出回路から出力される前記第 1 の制御信号が内部で可変設定される信号幅以上であるか否かを検出し、検出した結果を第 2 の制御信号として出力する信号幅検出回路と、

前記第 2 の制御信号に応じて、前記映像変調信号の搬送波が安定している期間だけ発生するゲート信号のタイミングで、第 3 の制御信号を出力するか否かを制御する制御回路と、

前記位相基準信号と前記映像変調信号の位相を比較し、その位相差に応じて第 1 の誤差信号を出力する位相比較回路と、

前記第 3 の制御信号に応じて、前記第 1 の誤差信号を第 2 の誤差信号として出力するスイッチ回路と、

前記第 2 の誤差信号を平滑し直流化された第 3 の誤差信号を出力するループフィルタ回路と、

前記第 3 の誤差信号に応じた周波数で発振し前記位相基準信号を出力する電圧制御発振回路とを備えたことを特徴とする過変調検出回路。

【請求項 3】 振幅変調された映像変調信号を、位相基準信号を基準として検波し、複合映像信号を出力する検波回路と、

前記複合映像信号のレベルと内部で可変設定される閾値電圧レベルとを比較し、比較した結果を第 1 の制御信号

として出力する信号振幅検出回路と、

前記信号振幅検出回路から出力される前記第 1 の制御信号が内部で可変設定される信号幅以上であるか否かを検出し、検出した結果を第 2 の制御信号として出力する信号幅検出回路と、

前記第 2 の制御信号を可変設定される所定期間にわたってカウントし、カウントした結果を第 3 の制御信号として出力するカウンタ回路と、

前記第 3 の制御信号に応じて、前記映像変調信号の搬送波が安定している期間だけ発生するゲート信号のタイミングで、第 4 の制御信号を出力するか否かを制御する制御回路と、

前記位相基準信号と前記映像変調信号の位相を比較し、その位相差に応じて第 1 の誤差信号を出力する位相比較回路と、

前記第 4 の制御信号に応じて、前記第 1 の誤差信号を第 2 の誤差信号として出力するスイッチ回路と、

前記第 2 の誤差信号を平滑し直流化された第 3 の誤差信号を出力するループフィルタ回路と、

前記第 3 の誤差信号に応じた周波数で発振し前記位相基準信号を出力する電圧制御発振回路とを備えたことを特徴とする過変調検出回路。

【請求項 4】 前記制御回路は、前記映像変調信号が弱電界信号であるか否か、および非同期信号であるか否かの少なくとも 1 つに基づいて、前記ゲート信号のタイミングでその出力を制御する請求項 1 から 3 のいずれか一項記載の過変調検出回路。

【請求項 5】 前記制御回路は、前記映像変調信号が弱電界信号であるか否か、非同期信号であるか否か、および負変調方式であるか否かの少なくとも 1 つに基づいて、前記ゲート信号または前記ゲート信号を反転した信号のタイミングで出力を制御する請求項 1 から 3 のいずれか一項記載の過変調検出回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、テレビ用中間信号処理ブロック中において、振幅変調された映像変調信号を検波し良好な複合映像信号を生成するための過変調検出回路に関する。

【0002】

【従来の技術】近年、世界のCATV放送を行っている地域の中に、放送局から送信される振幅変調された映像変調信号を過度に増幅するため、映像変調信号によって変調度100%以上の過変調状態を引き起こした状態で放送を行っている地域があり、歪みを十分に除去した良好な複合映像信号を生成するために過変調検出回路が必要になっている。

【0003】以下に、従来の過変調検出回路について説明する。

【0004】図6は、従来の過変調検出回路の構成を示

10

20

30

40

50

すブロック図である。図6において、1は検波回路、2は位相比較回路、3は電圧制御発振回路、4はスイッチ回路、5はループフィルタ回路、6はPLL回路である。

【0005】従来の過変調検出回路は、位相基準信号S2を基準として振幅変調された映像変調信号S1を検波し複合映像信号S6を出力する検波回路1と、位相基準信号S2と映像変調信号S1を比較しその位相差に応じて第1の誤差信号S3を出力する位相比較回路2と、映像変調信号の搬送波が安定している期間だけ発生するゲート(Gate)パルス信号S15に応じて第1の誤差信号S3を第2の誤差信号S4として出力するスイッチ回路4と、第2の誤差信号S4を平滑し直流化された第3の誤差信号S5を出力するループフィルタ回路5と、第3の誤差信号S5に応じた周波数で発振し位相基準信号S2を出力する電圧制御発振回路3とから構成されている。

【0006】次に、以上のように構成された過変調検出回路の動作について説明する。

【0007】なお、ここでは、映像変調信号S1が図7に示す負変調方式をとる場合、つまり、映像信号S21の最も高い所(白レベル)におけるキャリアレベルが最も小さく、逆に、黒レベルが最も大きくなっている場合について説明を行う。

【0008】まず、位相比較回路2は、電圧制御発振回路3の出力である位相基準信号S2と映像変調信号S1とを比較し、その位相差に応じて第1の誤差信号S3を出力する。第1の誤差信号S3は、図7に示す負変調方式の場合、Gateパルス信号S15のタイミング、つまり、搬送波S20が常に安定している同期信号期間でだけスイッチ回路4がONし、第2の誤差信号S4として出力される。

【0009】次に、ループフィルタ回路5は、第2の誤差信号S4を平滑し直流化された第3の誤差信号S5を出力し、電圧制御発振回路3は、第3の誤差信号S5に応じた周波数で発振し安定な位相基準信号S2を出力する。

【0010】この構成は、位相比較回路2、電圧制御発振回路3、スイッチ回路4、およびループフィルタ回路5により構成されるPLL回路6として機能するPLL検波回路である。

【0011】そして、検波回路1では、この安定な位相基準信号S2を基準として、振幅変調された映像変調信号S1を検波するので、良好な複合映像信号S6を出力できる。

【0012】

【発明が解決しようとする課題】しかしながら、上記従来の構成では、過変調状態時に良好な複合映像信号S6を出力できるが、通常状態時においても、PLL回路6は、Gateパルス信号によって映像変調信号の搬送波

が安定している同期信号の短い期間だけしかループを閉じないので、常にループを閉じているPLL回路と比較して、入力される映像変調信号の変動に追従していくスピードが遅く、つまり、入力される映像変調信号が変動すると、ロックループのホールド状態から外れやすくなるという欠点を有していた。

【0013】本発明は、上記従来の問題点を解決するもので、入力される映像変調信号の変動に対して、通常状態時と過変調状態時のいずれにおいてもPLL回路の安定動作を可能にし、良好な複合映像信号を検波できる過変調検出回路を提供することを目的とする。

【0014】

【課題を解決するための手段】前記の目的を達成するため、本発明に係る第1の過変調検出回路は、振幅変調された映像変調信号を、位相基準信号を基準として検波し、複合映像信号を出力する検波回路と、前記複合映像信号のレベルと内部で可変設定される閾値電圧レベルとを比較し、比較した結果を第1の制御信号として出力する信号振幅検出回路と、前記第1の制御信号に応じて、前記映像変調信号の搬送波が安定している期間だけ発生するゲート信号のタイミングで、第2の制御信号を出力するか否かを制御する制御回路と、前記位相基準信号と前記映像変調信号の位相を比較し、その位相差に応じて第1の誤差信号を出力する位相比較回路と、前記第2の制御信号に応じて、前記第1の誤差信号を第2の誤差信号として出力するスイッチ回路と、前記第2の誤差信号を平滑し直流化された第3の誤差信号を出力するループフィルタ回路と、前記第3の誤差信号に応じた周波数で発振し前記位相基準信号を出力する電圧制御発振回路とを備えたことを特徴とする。

【0015】この第1の過変調検出回路によれば、信号振幅検出回路と制御回路(第1の制御回路)を設けることにより、信号振幅検出回路で複合映像信号が過変調状態であるか否かを検出し、その出力である第1の制御信号を用いて、ゲート信号を第1の制御回路で制御し、第2の制御信号として出力するので、スイッチ回路は、通常状態時にはゲート信号のタイミングに関係なく常にONし、過変調状態時だけゲート信号のタイミングでONするように構成されるので、通常状態時は常にPLL回路が機能し、過変調状態時はゲート信号のタイミングでPLL回路を機能するように制御できる。

【0016】これにより、入力される映像変調信号の変動に対して、通常状態時と過変調状態時のいずれにおいてもPLL回路6の安定動作を可能にし、良好な複合映像信号を検波できる過変調検出回路を実現することが可能になる。

【0017】前記の目的を達成するため、本発明に係る第2の過変調検出回路は、振幅変調された映像変調信号を、位相基準信号を基準として検波し、複合映像信号を出力する検波回路と、前記複合映像信号のレベルと内部

10

20

30

40

50

で可変設定される閾値電圧レベルとを比較し、比較した結果を第1の制御信号として出力する信号振幅検出回路と、前記信号振幅検出回路から出力される前記第1の制御信号が内部で可変設定される信号幅以上であるか否かを検出し、検出した結果を第2の制御信号として出力する信号幅検出回路と、前記第2の制御信号に応じて、前記映像変調信号の搬送波が安定している期間だけ発生するゲート信号のタイミングで、第3の制御信号を出力するか否かを制御する制御回路と、前記位相基準信号と前記映像変調信号の位相を比較し、その位相差に応じて第1の誤差信号を出力する位相比較回路と、前記第3の制御信号に応じて、前記第1の誤差信号を第2の誤差信号として出力するスイッチ回路と、前記第2の誤差信号を平滑し直流化された第3の誤差信号を出力するループフィルタ回路と、前記第3の誤差信号に応じた周波数で発振し前記位相基準信号を出力する電圧制御発振回路とを備えたことを特徴とする。

【0018】この第2の過変調検出回路によれば、信号幅検出回路を設けることで、複合映像信号の振幅と幅の両方を検出して過変調状態であるか否かを判定するので、ノイズ等による誤判定をすることなく、より正確に過変調状態時だけスイッチ回路を制御することができる。

【0019】前記の目的を達成するため、本発明に係る第3の過変調検出回路は、振幅変調された映像変調信号を、位相基準信号を基準として検波し、複合映像信号を出力する検波回路と、前記複合映像信号のレベルと内部で可変設定される閾値電圧レベルとを比較し、比較した結果を第1の制御信号として出力する信号振幅検出回路と、前記信号振幅検出回路から出力される前記第1の制御信号が内部で可変設定される信号幅以上であるか否かを検出し、検出した結果を第2の制御信号として出力する信号幅検出回路と、前記第2の制御信号を可変設定される所定期間にわたってカウントし、カウントした結果を第3の制御信号として出力するカウンタ回路と、前記第3の制御信号に応じて、前記映像変調信号の搬送波が安定している期間だけ発生するゲート信号のタイミングで、第4の制御信号を出力するか否かを制御する制御回路と、前記位相基準信号と前記映像変調信号の位相を比較し、その位相差に応じて第1の誤差信号を出力する位相比較回路と、前記第4の制御信号に応じて、前記第1の誤差信号を第2の誤差信号として出力するスイッチ回路と、前記第2の誤差信号を平滑し直流化された第3の誤差信号を出力するループフィルタ回路と、前記第3の誤差信号に応じた周波数で発振し前記位相基準信号を出力する電圧制御発振回路とを備えたことを特徴とする。

【0020】この第3の過変調検出回路によれば、カウンタ回路を設けることで、過変調状態である複合映像信号が、所定期間として例えば1フィールド中に何ラインあるかを検出することができ、構成されたPLL回路の

過変調対応能力に応じて過変調状態を検出するレベルを自由に設定できるので、ゲート信号を用いる期間、つまり、スイッチ回路を制御する期間を最適に制御することができる。

【0021】前記第1から第3の過変調検出回路において、前記制御回路は、前記映像変調信号が弱電界信号であるか否か、および非同期信号であるか否かの少なくとも1つに基づいて、前記ゲート信号のタイミングでその出力を制御することが好ましい。

【0022】この構成によれば、複合映像信号が安定しない弱電界時および／または非同期時を検出した場合に、制御回路（第2の制御回路）に入力される制御信号に関係なく、つまり、過変調状態時にもゲート信号を用いずにスイッチ回路を常にON状態にでき、PLL回路を早く安定な状態に引き込むことができ、複合映像信号が安定している時だけ過変調状態を検出することができる。

【0023】または、前記第1から第3の過変調検出回路において、前記制御回路は、前記映像変調信号が弱電界信号であるか否か、非同期信号であるか否か、および負変調方式であるか否かの少なくとも1つに基づいて、前記ゲート信号または前記ゲート信号を反転した信号のタイミングで出力を制御することが好ましい。

【0024】この構成によれば、映像変調信号が負変調方式であるか否かを検出する信号を制御回路（第3の制御回路）に入力することで、ゲート信号または反転ゲート信号のタイミングで第3の制御回路の出力を制御することができ、映像変調信号が正変調方式と負変調方式のどちらをとる場合にも対応することができる。

【0025】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照しながら説明する。

【0026】（第1実施形態）図1は、本発明の第1実施形態による過変調検出回路の構成を示すブロック図である。

【0027】図1において、1は検波回路、2は位相比較回路、3は電圧制御発振回路、4はスイッチ回路、5はループフィルタ回路、6はPLL回路、7は信号振幅検出回路、8は第1の制御回路である。

【0028】本実施形態による過変調検出回路は、位相基準信号S2を基準として振幅変調された映像変調信号S1を検波し、複合映像信号S6を出力する検波回路1と、複合映像信号S6のレベルと内部で可変設定される閾値電圧レベルとを比較し、比較した結果を第1の制御信号S7として出力する信号振幅検出回路7と、第1の制御信号S7に応じて、入力される映像変調信号S1の搬送波が安定している期間だけ発生するGate信号S15のタイミングで第2の制御信号S8を出力するか否かを制御する第1の制御回路8と、位相基準信号S2と映像変調信号S1とを比較し、その位相差に応じて第1

の誤差信号 S 3 を出力する位相比較回路 2 と、第 2 の制御信号 S 8 に応じて第 1 の誤差信号 S 3 を第 2 の誤差信号 S 4 として出力するスイッチ回路 4 と、第 2 の誤差信号 S 4 を平滑し直流化された第 3 の誤差信号 S 5 として出力するループフィルタ回路 5 と、第 3 の誤差信号 S 5 に応じた周波数で発振し位相基準信号 S 2 を出力する電圧制御発振回路 3 とから構成されている。

【0029】次に、以上のように構成された過変調検出回路の動作について説明する。

【0030】なお、ここでは、映像変調信号 S 1 が図 7 に示す負変調方式をとる場合、つまり、映像信号 S 2 1 の最も高い所（白レベル）におけるキャリアレベルが最も小さく、逆に、黒レベルが最も大きくなっている場合について説明する。

【0031】まず、図 1 の信号振幅検出回路 7 は、複合映像信号 S 6 のレベルと内部で設定した閾値電圧レベルとを比較し、1 水平走査期間ごとに過変調状態であるかを判別し、判別した結果を第 1 の制御信号 S 7 として出力する。この第 1 の制御信号 S 7 に応じて、第 1 の制御回路 8 は、図 7 に示す負変調方式の場合、Gate 信号 S 1 5 のタイミング、つまり、搬送波 S 2 0 が常に安定している同期信号期間でだけスイッチ回路 4 を ON にするよう第 2 の制御信号 S 8 を出力する。

【0032】次に、位相比較回路 2 は、電圧制御発振回路 3 の出力である位相基準信号 S 2 と映像変調信号 S 1 とを比較し、その位相差に応じて第 1 の誤差信号 S 3 を出力する。スイッチ回路 4 は、第 2 の制御信号 S 8 に応じて ON し、第 1 の誤差信号 S 3 を第 2 の誤差信号 S 4 として出力する。この場合、スイッチ回路 4 は、通常状態時では常に ON し、過変調状態時だけ Gate 信号 S 1 5 のタイミングで ON する。

【0033】ループフィルタ回路 5 は、第 2 の誤差信号 S 4 を平滑し直流化された第 3 の誤差信号 S 5 を出力し、電圧制御発振回路 3 は、第 3 の誤差信号 S 5 に応じた周波数で発振し安定な位相基準信号 S 2 を出力する。

【0034】この構成は、位相比較回路 2、電圧制御発振回路 3、スイッチ回路 4、およびループフィルタ回路 5 により構成される PLL 回路 6 として機能する PLL 検波回路である。

【0035】そして、検波回路 1 は、この安定な位相基準信号 S 2 を基準として、振幅変調された前記映像変調信号 S 1 を検波するので、良好な前記複合映像信号 S 6 を出力することができる。

【0036】以上のように、本実施形態によれば、信号振幅検出回路 7 と第 1 の制御回路 8 を設けることにより、信号振幅検出回路 7 で複合映像信号 S 6 が過変調状態であるか否かを検出し、その出力である第 1 の制御信号 S 7 を用いて、Gate 信号 S 1 5 を第 1 の制御回路 8 で制御し、第 2 の制御信号 S 8 として出力するので、スイッチ回路 4 は、通常状態時では Gate 信号 S 1 5

のタイミングに関係なく常に ON し、過変調状態時だけ Gate 信号 S 1 5 のタイミングで ON するように構成されるので、通常状態時は常に PLL 回路 6 が機能し、過変調状態時は Gate 信号 S 1 5 のタイミングで PLL 回路 6 を機能するように制御できる。

【0037】これにより、入力される映像変調信号の変動に対して、通常状態時と過変調状態時のいずれにおいても PLL 回路 6 の安定動作を可能にし、良好な複合映像信号を検波できる過変調検出回路を実現することが可能になる。

【0038】（第 2 実施形態）図 2 は、本発明の第 2 実施形態による過変調検出回路の構成を示すブロック図である。

【0039】図 2 において、1 は検波回路、2 は位相比較回路、3 は電圧制御発振回路、4 はスイッチ回路、5 はループフィルタ回路、6 は PLL 回路、7 は信号振幅検出回路、8 は第 1 の制御回路であり、以上は、第 1 実施形態の構成と同様である。第 1 実施形態の構成と異なるのは、信号幅検出回路 9 を信号振幅検出回路 7 と第 1 の制御回路 8 の間に設けた点にある。

【0040】次に、以上のように構成された過変調検出回路の動作について説明する。

【0041】なお、ここでも第 1 実施形態と同様に、映像変調信号 S 1 が図 7 に示す負変調方式をとる場合について説明する。

【0042】まず、図 2 の信号振幅検出回路 7 は、複合映像信号 S 6 のレベルと内部で設定した閾値電圧レベルとを比較し、1 水平走査期間ごとに過変調状態であるかを判別し、判別した結果を第 1 の制御信号 S 7 として出力する。

【0043】信号振幅検出回路 9 は、第 1 の制御信号 S 7 を受けて、それが内部で可変設定される信号幅以上であるか否かを検出し、検出した結果を第 3 の制御信号 S 9 として出力する。この第 3 の制御信号 S 9 に応じて、第 1 の制御回路 8 は、図 7 に示す負変調方式の場合、Gate 信号 S 1 5 のタイミング、つまり、搬送波 S 2 0 が常に安定している同期信号期間でだけスイッチ回路 4 を ON するように、第 5 の制御信号 S 1 1 を出力する。

【0044】次に、位相比較回路 2 は、電圧制御発振回路 3 の出力である位相基準信号 S 2 と映像変調信号 S 1 を比較し、その位相差に応じて第 1 の誤差信号 S 3 を出力する。スイッチ回路 4 は、第 5 の制御信号 S 1 1 に応じて ON し、第 1 の誤差信号 S 3 を第 2 の誤差信号 S 4 として出力する。この場合、スイッチ回路 4 は、通常状態時では常に ON し、過変調状態時だけ Gate 信号 S 1 5 のタイミングで ON する。

【0045】ループフィルタ回路 5 は、第 2 の誤差信号 S 4 を平滑し直流化された第 3 の誤差信号 S 5 を出力し、電圧制御発振回路 3 は、第 3 の誤差信号 S 5 に応じた周波数で発振し安定な位相基準信号 S 2 を出力する。

【0046】そして、検波回路1は、この安定な位相基準信号S2を基準として、振幅変調された映像変調信号S1を検波するので、良好な複合映像信号S6を出力できる。

【0047】以上のように、本実施形態によれば、第1実施形態による過変調検出回路では、入力される複合映像信号S6が内部で設定した閾値電圧を一瞬でも越えようと、信号振幅回路7が過変調状態であると判定したが、本実施形態では、さらに信号幅検出回路9を設けることで、複合映像信号6の振幅と幅の両方を検出し、過変調状態であるか否かを判定するので、ノイズ等による誤判定をすることなく、より正確に過変調状態時だけスイッチ回路4を制御することができる。

【0048】(第3実施形態)図3は、本発明の第3実施形態による過変調検出回路の構成を示すブロック図である。

【0049】図3において、1は検波回路、2は位相比較回路、3は電圧制御発振回路、4はスイッチ回路、5はループフィルタ回路、6はPLL回路、7は信号振幅検出回路、8は第1の制御回路、9は信号幅検出回路で、以上は、第2実施形態の構成と同様である。第2実施形態の構成と異なるのは、カウンタ回路10を信号幅検出回路9と第1の制御回路8の間に設けた点にある。

【0050】次に、以上のように構成された過変調検出回路の動作について説明する。

【0051】なお、ここでも第1および第2実施形態と同様に、映像変調信号S1が図7に示す負変調方式をとる場合について説明を行う。

【0052】まず、図3の信号振幅検出回路7は、複合映像信号S6のレベルと内部で設定した閾値電圧レベルとを比較し、1水平走査期間ごとに過変調状態であるか否かを判別し、判別した結果を第1の制御信号S7として出力する。信号振幅検出回路9は、第1の制御信号S7を内部で設定した信号幅以上であるか否かを検出し、検出した結果を第3の制御信号S9として出力する。

【0053】次に、カウンタ回路10は、第3の制御信号S9を設定値まで1フィールド内で1水平走査期間ごとにカウントし、カウントした結果を第4の制御信号S10として出力する。つまり、1フィールド内に内部で設定した信号振幅・信号幅以上の複合映像信号S6が、カウンタ回路10の設定値以上の水平走査期間にわたった時に過変調状態であると判定し、第4の制御信号S10として出力する。

【0054】この第4の制御信号S10に応じて、第1の制御回路8は、図7に示す負変調方式の場合、Gate信号S15のタイミング、つまり、搬送波S20が常に安定している同期信号期間でだけ前記スイッチ回路4をONするように、第6の制御信号S12を出力する。

【0055】次に、位相比較回路2は、電圧制御発振回路3の出力である位相基準信号S2と映像変調信号S1

とを比較し、その位相差に応じて第1の誤差信号S3を出力する。スイッチ回路4は、第6の制御信号S12に応じてONし、第1の誤差信号S3を第2の誤差信号S4として出力する。この場合、スイッチ回路4は、通常状態時では常にONし、過変調状態時だけ前記Gate信号S15のタイミングでONする。

【0056】ループフィルタ回路5は、第2の誤差信号S4を平滑し直流化された第3の誤差信号S5を出力し、電圧制御発振回路3は、第3の誤差信号S5に応じた周波数で発振し安定な位相基準信号S2を出力する。

【0057】そして、検波回路1は、この安定な位相基準信号S2を基準として、振幅変調された映像変調信号S1を検波するので、良好な複合映像信号S6を出力できる。

【0058】以上のように、本実施形態によれば、第2実施形態による過変調検出回路では、入力される複合映像信号S6の振幅と幅の両方を検出し過変調状態であるか否かを判定したが、本実施形態では、さらにカウンタ回路10を設けることで、過変調状態である複合映像信号S6が、1フィールド中に何ラインあるかを検出することができ、構成されたPLL回路6の過変調対応能力に応じて過変調状態を検出するレベルを自由に設定できるので、Gate信号15のタイミングを用いる期間、つまり、スイッチ回路4を制御する期間を最適に制御することができる。

【0059】(第4実施形態)図4は、本発明の第4実施形態による過変調検出回路の構成を示すブロック図である。

【0060】図4において、1は検波回路、2は位相比較回路、3は電圧制御発振回路、4はスイッチ回路、5はループフィルタ回路、6はPLL回路、7は信号振幅検出回路、9は信号幅検出回路、10はカウンタ回路で、以上は、第3実施形態の構成と同様である。第3実施形態の構成と異なるのは、第2の制御回路11を第1の制御回路8の代わりに設けた点にあり、以下では、第2の制御回路11に関する動作を中心に説明する。

【0061】なお、ここでも第1から第3実施形態と同様に、映像変調信号S1が図7に示す負変調方式をとる場合について説明する。

【0062】第2の制御回路11には、第4の制御信号S10と、複合映像信号S6が安定しない弱電界時を検出した弱電界検出信号S16と、非同期時を検出した非同期検出信号S17とが入力される。第2の制御回路11は、弱電界検出信号S16と非同期検出信号S17とに応じて、弱電界時と非同期時は、第4の制御信号S10に関係なくスイッチ回路4を常にONするように、第7の制御信号S13を出力し、弱電界時と非同期時でない場合は、第4の制御信号S10に応じて、図7に示す負変調方式の場合、Gate信号S15のタイミング、つまり、搬送波S20が常に安定している同期信号期間

でだけスイッチ回路4をONするように、第7の制御信号S13を出力する。

【0063】次に、位相比較回路2は、電圧制御発振回路3の出力である位相基準信号S2と映像変調信号S1とを比較し、その位相差に応じて第1の誤差信号S3を出力する。スイッチ回路4は、第7の制御信号S13に応じてONし、第1の誤差信号S3を第2の誤差信号S4として出力する。この場合、スイッチ回路4は、通常状態時と弱電界時と非同期時では常にONし、過変調状態時だけGate信号S15のタイミングでONする。

【0064】ループフィルタ回路5は、第2の誤差信号S4を平滑し直流化された第3の誤差信号S5を出力し、電圧制御発振回路3は、第3の誤差信号S5に応じた周波数で発振し安定な位相基準信号S2を出力する。

【0065】そして、検波回路1は、この安定な位相基準信号S2を基準として、振幅変調された映像変調信号S1を検波するので、良好な複合映像信号S6を出力できる。

【0066】以上のように、本実施形態によれば、第3実施形態による過変調検出回路では、複合映像信号S6のどのような状態の時にでも過変調状態を常に検出していたが、本実施形態では、第2の制御回路11を設け、複合映像信号S6が安定しない弱電界時を検出した弱電界検出信号S16と、非同期時を検出した非同期検出信号S17を入力することで、第4の制御信号S10に関係なく、つまり、過変調状態時にもGate信号S15を用いずにスイッチ回路4を常にON状態にでき、複合映像信号S6が安定しない弱電界時と非同期時にPLL回路6を早く安定な状態に引き込むことができ、複合映像信号6が安定している時だけ過変調状態を検出することができる。

【0067】(第5実施形態)図5は、本発明の第5実施形態による過変調検出回路の構成を示すブロック図である。

【0068】図5において、1は検波回路、2は位相比較回路、3は電圧制御発振回路、4はスイッチ回路、5はループフィルタ回路、6はPLL回路、7は信号振幅検出回路、9は信号幅検出回路、10はカウンタ回路であり、以上は、第4実施形態の構成と同様である。第4実施形態の構成と異なるのは、第3の制御回路12を第2の制御回路11の代わりに設けた点にあり、以下では、第3の制御回路12に関する動作を中心に説明する。

【0069】次に、以上のように構成された過変調検出回路の動作について説明する。

【0070】第3の制御回路12は、第4の制御信号S10と、複合映像信号S6が安定しない弱電界時を検出した弱電界検出信号S16と、非同期時を検出した非同期検出信号S17と、正/負切換信号S18と、反転Gate信号S19と受けて、弱電界時と非同期時は、第

5の制御信号S11、正/負切換信号S18、および反転Gate信号S19に関係なく、スイッチ回路4を常にONするように、第8の制御信号S14を出力し、弱電界時と非同期時でない場合は、第4の制御信号S10および正/負切換信号S18に応じて第8の制御信号S14を出力する。

【0071】正/負切換信号S18は、図7に示す負変調方式と図8に示す正変調方式のどちらの映像変調信号S1が入力されているかを検出した信号であり、負変調方式を検出した場合は、Gate信号S15が有効になり、第4の制御信号S10に応じてGate信号S15のタイミング、つまり、搬送波S20が常に安定している同期信号期間でだけスイッチ回路4をONするように、第8の制御信号S14を出力する。

【0072】一方、正変調方式が検出された場合は、反転Gate信号S19が有効になり、第4の制御信号S10に応じて反転Gate信号S19のタイミング、つまり、搬送波S20が常に安定している映像信号S21の期間でだけスイッチ回路4をONするように、第8の制御信号S14を出力する。

【0073】なお、図8に示す正変調方式は、映像信号S21の最も高い所(白レベル)のキャリアレベルが最も大きく、逆に黒レベルが最も小さくなっている状態である。

【0074】次に、位相比較回路2は、電圧制御発振回路3の出力である位相基準信号S2と映像変調信号S1とを比較し、その位相差に応じて第1の誤差信号S3を出力する。スイッチ回路4は、第8の制御信号S14に応じてONし、第1の誤差信号S3を第2の誤差信号S4として出力する。この場合、スイッチ回路4は、通常状態時と弱電界時と非同期時では常にONし、過変調状態時だけGate信号S15または反転Gate信号S19のタイミングでONする。

【0075】ループフィルタ回路5は、第2の誤差信号S4を平滑し直流化された第3の誤差信号S5を出力し、電圧制御発振回路3は、第3の誤差信号S5に応じた周波数で発振し安定な位相基準信号S2を出力する。

【0076】そして、検波回路1は、この安定な位相基準信号S2を基準として、振幅変調された映像変調信号S1を検波するので、良好な複合映像信号S6を出力できる。

【0077】以上のように、本実施形態によれば、第4実施形態による過変調検出回路では、Gate信号15により正変調方式または負変調方式のどちらかにしか対応できなかったが、本実施形態では、第3の制御回路12を設けることで、正/負切換信号S18によりGate信号S15または反転Gate信号S19のタイミングで出力を制御することができ、正変調方式と負変調方式のどちらにも対応することができる。

【0078】

10

20

30

40

50

【発明の効果】以上説明したように、本発明によれば、入力される映像変調信号の変動に対応して、通常状態時と過変調状態時のいずれにおいてもPLL回路の安定動作を可能にし、良好な複合映像信号を検波できる過変調検出回路を提供することが可能になる。

【図面の簡単な説明】

【図1】 本発明の第1実施形態による過変調検出回路の構成を示すブロック図

【図2】 本発明の第2実施形態による過変調検出回路の構成を示すブロック図

【図3】 本発明の第3実施形態による過変調検出回路の構成を示すブロック図

【図4】 本発明の第4実施形態による過変調検出回路の構成を示すブロック図

【図5】 本発明の第5実施形態による過変調検出回路の構成を示すブロック図

【図6】 従来の過変調検出回路の構成を示すブロック図

【図7】 負変調方式の映像変調信号の波形図

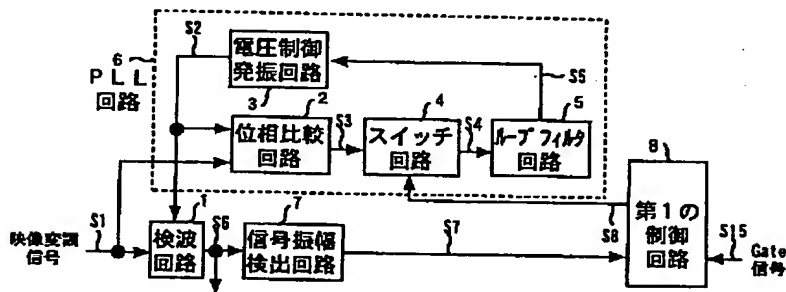
【図8】 正変調方式の映像変調信号の波形図

【符号の説明】

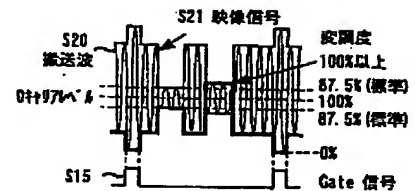
- 1 検波回路
- 2 位相比較回路
- 3 電圧制御発振回路
- 4 スイッチ回路
- 5 ループフィルタ回路
- 6 PLL回路

- 7 信号振幅検出回路
- 8 第1の制御回路
- 9 信号幅検出回路
- 10 カウンタ回路
- 11 第2の制御回路
- 12 第3の制御回路
- S1 映像変調信号
- S2 位相基準信号
- S3 第1の誤差信号
- S4 第2の誤差信号
- S5 第3の誤差信号
- S6 複合映像信号
- S7 第1の制御信号
- S8 第2の制御信号
- S9 第3の制御信号
- S10 第4の制御信号
- S11 第5の制御信号
- S12 第6の制御信号
- S13 第7の制御信号
- S14 第8の制御信号
- S15 Gate信号
- S16 弱電界検出信号
- S17 非同期検出信号
- S18 正/負切換信号
- S19 反転Gate信号
- S20 搬送波
- S21 映像信号

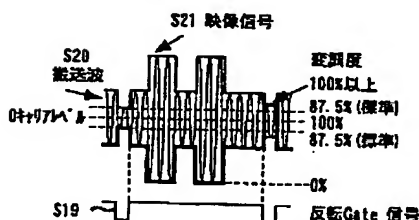
【図1】



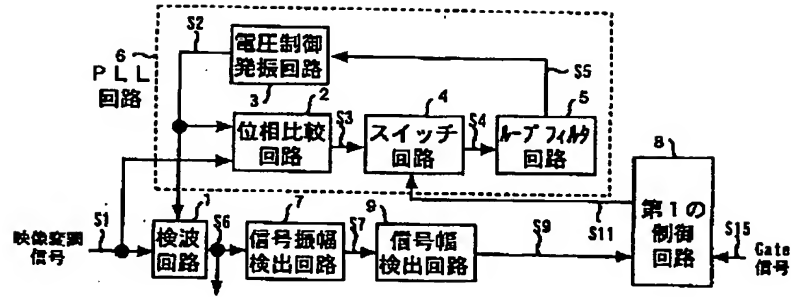
【図7】



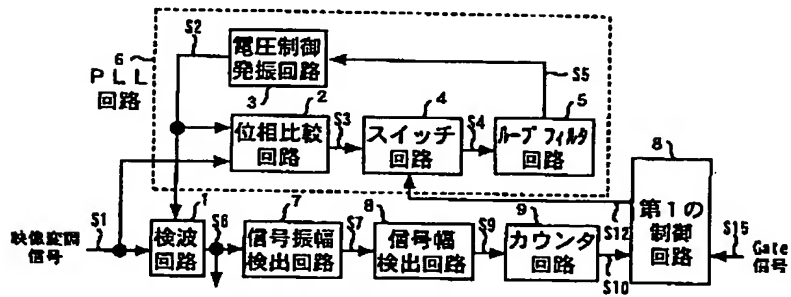
【図8】



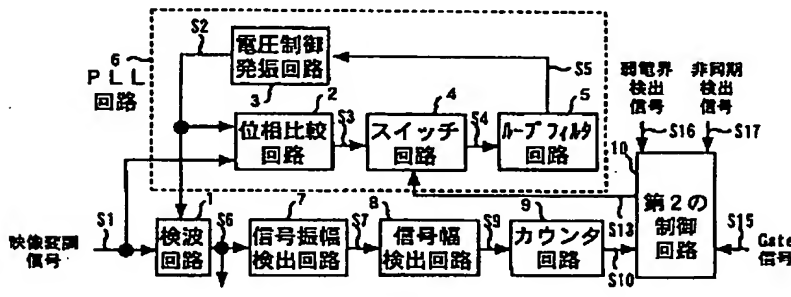
【図2】



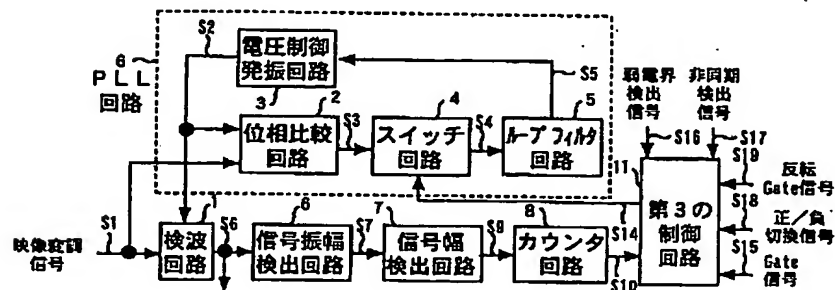
【図3】



【図4】



【図5】



【図 6】

